

日 本 国 特 許 庁
JAPAN PATENT OFFICE

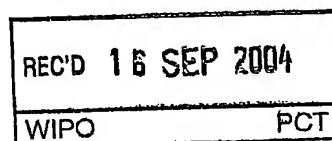
30. 7. 2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 8 月 5 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 2 0 6 0 9 8
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 2 0 6 0 9 8]



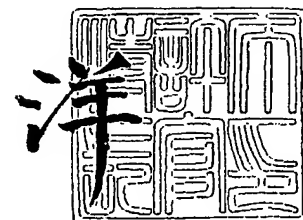
出 願 人 リンテック株式会社
Applicant(s):

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2 0 0 4 年 9 月 2 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



【書類名】 特許願

【整理番号】 11103010

【あて先】 特許庁長官殿

【国際特許分類】 G09F 3/02

【発明者】

 【住所又は居所】 東京都板橋区本町 2 3 - 2 3 リンテック株式会社内

 【氏名】 中田 安一

【発明者】

 【住所又は居所】 東京都板橋区本町 2 3 - 2 3 リンテック株式会社内

 【氏名】 松浦 勝良

【発明者】

 【住所又は居所】 東京都板橋区本町 2 3 - 2 3 リンテック株式会社内

 【氏名】 松下 大雅

【特許出願人】

 【識別番号】 000102980

 【氏名又は名称】 リンテック株式会社

 【代表者】 田中 郷平

【代理人】

 【識別番号】 100095599

 【弁理士】

 【氏名又は名称】 折口 信五

【手数料の表示】

 【予納台帳番号】 065951

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 フリップチップ実装用基板

【特許請求の範囲】

【請求項 1】

基材シート的一方の表面に、回路線及び該回路線の両末端に接続する複数の実装パッドからなる電子回路が設けられ、複数の実装パッドがパッド間隙を隔てて対向しており、その実装パッドに半導体実装ペースト誘導路が 1 以上設けられていることを特徴とするフリップチップ実装用基板。

【請求項 2】

半導体実装ペースト誘導路の幅が $50 \sim 600 \mu\text{m}$ である請求項 1 に記載のフリップチップ実装用基板。

【請求項 3】

パッド間隙の一部に IC チップ接続用半導体実装ペーストを均一に押し広げるための幅広部が設けられている請求項 1 又は 2 に記載のフリップチップ実装用基板。

【請求項 4】

幅広部の中央部に薄膜層が設けられている請求項 3 に記載のフリップチップ実装用基板。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】

本発明は、フリップチップ実装用基板に IC チップをフリップチップ実装する際、半導体実装ペースト中に発生するボイドを低減することができるフリップチップ実装用基板に関する。

【0002】

【従来の技術】

近年、個人の認証、商品管理、物流管理ために、非接触 IC タグや非接触 IC カードが用いられている。

この非接触 IC タグ、カード用電子回路の製造の一つの方法として、フリップ

チップ実装方式により、ICチップを電子回路基板に実装することによる方法がある（特許文献1参照）。

このフリップチップ実装方式は、ICチップを電子回路基板に実装する際に、電子回路基板とICチップの間に異方性導電ペーストを入れて、その後ICチップを圧着して、ICチップを電子回路基板に接続する方法であり、実装されたICチップの外周には、押出された異方性導電ペーストが盛り上がりフィレットを形成し、ICチップへの湿気の浸入を防止する利点がある。

しかし、この方式では、異方性導電ペーストの中に、空気などのガスが取り残されたまま異方性導電ペーストが硬化することがあり、これらのボイドが、接触不良や、動作不良、ICチップ割れの原因となるという問題点がある。

【0003】

【特許文献1】

特開 2000-223534号公報

【0004】

【発明が解決しようとする課題】

本発明は、上記従来技術の問題点に鑑みてなされたものであり、フリップチップ実装用基板にICチップをフリップチップ実装する際、半導体実装ペースト中に発生するボイドを低減することができるフリップチップ実装用基板を提供することを目的としてなされたものである。

【0005】

【課題を解決するための手段】

本発明者は、上記課題を解決するために鋭意検討した結果、実装パッドに半導体実装ペーストを介してICチップを加圧してICチップを実装パッドに接続する際に押出される半導体実装ペーストを誘導するための半導体実装ペースト誘導路を実装パッドに1以上設けることにより、上記課題を解決できることを見出し、本発明を完成するに至った。

【0006】

すなわち、本発明は、基材シート的一方の表面に、回路線及び該回路線の両末端に接続する複数の実装パッドからなる電子回路が設けられ、複数の実装パッド

がパッド間隙を隔てて対向しており、その実装パッドに半導体実装ペースト誘導路が1以上設けられていることを特徴とするフリップチップ実装用基板を提供するものである。

また、本発明は、上記フリップチップ実装用基板において、半導体実装ペースト誘導路の幅が50～600 μm であるフリップチップ実装用基板を提供するものである。

【0007】

また、本発明は、上記フリップチップ実装用基板において、パッド間隙の一部にICチップ接続用半導体実装ペーストを均一に押し広げるための幅広部が設けられているフリップチップ実装用基板を提供するものである。

また、本発明は、上記フリップチップ実装用基板において、幅広部の中央部に薄膜層が設けられているフリップチップ実装用基板を提供するものである。

【0008】

【発明の実施の形態】

本発明のフリップチップ実装用基板を図面に基づいて説明する。図1には、本発明のフリップチップ実装用基板の一態様の平面図が示され、図2には、図1の実装パッドの拡大平面図が示されている。

本発明において、基材シート的一方の表面に、回路線及び該回路線の両末端に接続する複数の実装パッドからなる電子回路が設けられている。図1には、実装パッドは2つ設けられている。

【0009】

基材シート1は、好ましくは合成樹脂からなるシートである。合成樹脂のシートとしては、例えば、高密度ポリエチレン、中密度ポリエチレン、低密度ポリエチレン、ポリプロピレン、ポリメチルー1-ペンテン/エチレン/環状オレフィン共重合体、エチレン-酢酸ビニル共重合体などのポリオレフィン系樹脂、ポリエチレンテレフタレート、ポリエチレンナフタレート、ポリブチレンテレフタレートなどのポリエステル系樹脂、ポリ塩化ビニル樹脂、ポリビニルアルコール樹脂、ポリカーボネート樹脂、ポリアミド樹脂、ポリイミド樹脂、フッ素系樹脂、またはこれらのいずれかを含む共重合体、ポリマーブレンド、ポリマーアロイな

どを用いることができる。さらに、硝子粉末、酸化チタン粉末、シリカ粉末等の混合物や、紙、硝子織布への含浸物等も用いることができる。特に、ポリエステル系樹脂から成るシートが好ましく用いられる。基材シート 1 は、一軸延伸または二軸延伸されたものであってもよい。基材シート 1 は、単層であってもよいし、同種又は異種の 2 層以上の多層であってもよい。

基材シート 1 の厚みは、特に制限ないが、通常 $10 \sim 2000 \mu\text{m}$ であればよく、好ましくは $20 \sim 500 \mu\text{m}$ である。

【0010】

本発明のフリップチップ実装用基板においては、基材シート 1 の表面に電子回路 2 が設けられている。

電子回路 2 は、導電性物質で形成された回路線 3 で構成されている。導電性物質としては、例えば、金属箔、蒸着膜、スパッタリングによる薄膜等の金属や、金属の粒子をバインダーに分散させた導電性ペースト等が好ましく挙げられる。金属としては金、銀、ニッケル、銅、アルミニウムなどが挙げられる。

金属粒子の平均粒径は、 $1 \sim 15 \mu\text{m}$ が好ましく、 $2 \sim 10 \mu\text{m}$ が特に好ましい。バインダーとしては、紫外線硬化型樹脂、熱硬化型樹脂が挙げられ、例えば、ポリエステル樹脂系、ポリウレタン樹脂系、エポキシ樹脂系、フェノール樹脂系などの紫外線硬化型樹脂、熱硬化型樹脂が挙げられる。

金属粒子の含有量は、 $20 \sim 99$ 質量% が好ましく、 $50 \sim 99$ 質量% がより好ましく、 $70 \sim 99$ 質量% が特に好ましい。

【0011】

電子回路 2 の回路線 3 の形状は、例えば、図 1 に示された形状のものが挙げられる。図 1 には、導電性物質の線から成る回路線 3 が四角形状の基材シート 1 の外周から内側に向けて 13 重の環状に所定間隔を空けて配置されてアンテナとしての電子回路 2 を形成している。

電子回路 2 を構成する回路線 3 の厚みは、特に制限されないが、金属箔の場合は $5 \sim 50 \mu\text{m}$ 、蒸着膜やスパッタリングによる金属膜の場合は $0.01 \sim 5 \mu\text{m}$ 、導電ペーストの場合は $5 \sim 100 \mu\text{m}$ であることが好ましい。

回路線 3 の幅は、特に制限ないが、 $0.01 \sim 10 \text{mm}$ が好ましく、 $0.1 \sim$

3 mmが特に好ましい。

【0012】

回路線3には、通常その両端には、ICチップと連結させるための2つの実装パッド4が設けられている。実装パッド4は、回路線3の内側に設けてもよいし、回路線3の外側に設けてもよい。

電子回路2の最外輪又は最内輪の回路線3を実装パッド4と連結するためには、電子回路2の最外輪又は最内輪の回路線3は、それらの中間の輪状回路線3と短絡（導通）することなく、ジャンパ配線部6に接続させることにより、回路線3の内側又は外側に引き出し、実装パッド4と連結する。

ジャンパ配線部6とは、最外輪又は最内輪の回路線3と実装パッド4とを連結するために、中間の輪状回路線3に短絡しないように飛び越えて設けられる回路であり、その目的を達成するために、ジャンパ配線部6と中間の回路線3の間には、通常は絶縁層5が設けられている。絶縁層5は、絶縁性物質から構成されており、硬化型絶縁性物質の硬化物で構成されていることが好ましい。硬化型絶縁性物質としては、硬化型絶縁性樹脂が好ましく、光硬化型絶縁性樹脂、熱硬化型絶縁性樹脂などが挙げられる。絶縁性物質の具体例としては、絶縁性インクが好ましく挙げられ、紫外線硬化型絶縁性インク等の光硬化型絶縁性インクなどが特に好ましく挙げられる。

【0013】

ジャンパ配線部6は、回路線3と同様な導電性物質で構成されているが、導電性ペーストで構成されていることが好ましい。

ジャンパ配線部6の好ましい形成方法は、電子回路2の最外輪及び最内輪の回路線3から、それらの中間の輪状回路線3の部分を横断して、絶縁性樹脂などから成る絶縁性物質をスクリーン印刷等により線状又は平面状に印刷し、乾燥又は硬化させて絶縁層5を形成した後、その絶縁層5の表面に導電性ペーストをスクリーン印刷等により線状に印刷する方法などによりジャンパ配線部6を形成する方法等が挙げられる。導電性ペーストは前記したものが例示される。

なお、ジャンパ配線部6は、基材シート1の表面に回路線3を形成した後に形成してもよいし、予め基材シート1の表面にジャンパ配線部6を形成し、その上

に絶縁層 5 を形成し、そのジャンパ配線部 6 の位置に実装パッド 4 と最外輪又は最内輪の回路線 3 の末端が配置するように回路線 3 を形成してもよい。

【0014】

本発明においては、2つの実装パッド 4 は、パッド間隙 7 を隔てて対向している。

パッド間隙 7 の平面形状は、特に制限ないが、直線状、曲線状など種々の形状でよい。

パッド間隙 7 の幅は、実装パッド 4 が導通しないような距離であればよく、通常 $100 \sim 1500 \mu\text{m}$ であり、 $200 \sim 1000 \mu\text{m}$ が好ましい。

【0015】

パッド間隙 7 の一部には、ICチップ接続用半導体実装ペーストを塗布するための幅広部 8 を設けることが好ましい。これにより、ICチップと基材シート 1 の表面を半導体実装ペーストにより、しっかりと固定することができ、実装パッド 4 から ICチップが外れることを防止できる。

幅広部 8 の平面形状は、特に制限なく、円形、楕円形、三角形、四角形、六角形、八角形などの多角形などが挙げられるが、円形、楕円形が好ましい。幅広部 8 の大きさは、ICチップの実装面の面積の $10 \sim 80\%$ が好ましく、 $15 \sim 75\%$ がより好ましく、 $20 \sim 70\%$ が特に好ましい。

【0016】

幅広部 8 の中央部には、薄膜層 10 を設けることが好ましい。この対称形状の薄膜層 10 を設けることにより、実装パッド 4 に半導体実装ペーストを介して ICチップを加圧して ICチップを実装パッド 4 に接続する際に押出される半導体実装ペーストの拡散を均一に促進することができる。

薄膜層 10 の平面形状は、特に制限なく、円形、楕円形、三角形、四角形、六角形、八角形などの多角形などが挙げられるが、円形、楕円形が好ましい。

薄膜層 10 の大きさは、ICチップの実装面の面積の $5 \sim 65\%$ が好ましい。

薄膜層 10 の厚さは、実装パッド 4 と同様であることが好ましい。

薄膜層 10 は、種々の材質で形成することができるが、実装パッドと同様な材質で形成することが、実装パッドと同時に形成できるので好ましい。

【0017】

本発明においては、実装パッド4に半導体実装ペーストを介してICチップを加圧してICチップを実装パッド4に接続する際に押出される半導体実装ペーストを誘導するための半導体実装ペースト誘導路9が実装パッド4に1以上設けられている。

半導体実装ペースト誘導路9は、1個設けられてもよいが、2以上を設けることが好ましく、2～6個がより好ましい。

半導体実装ペースト誘導路9は、押出される半導体実装ペーストを通すことができる溝であればよく、溝の深さは、実装パッド4の厚みと同様であることが好ましい。

半導体実装ペースト誘導路9は、幅広部8に連結していることが好ましい。

【0018】

半導体実装ペースト誘導路9の幅は、通常50～600 μ mであればよく、好ましくは100～500 μ mである。

半導体実装ペースト誘導路9の長さは、ICチップを実装したときに、ICチップの外周から50 μ m以上外側に延びておればよく、通常100 μ m以上である。半導体実装ペースト誘導路9の長さの上限は、半導体実装ペーストを誘導できる長さであれば、それ以上は必要がない。また、半導体実装ペースト誘導路9は、ICチップ実装時電子回路2の閉回路構成を保っていれば、その先端部をパッド間隙7に接続させてもよい。

さらに、実装パッド4には、ICチップの位置決めに用いる合せマーク11を設けてもよい。合せマーク11の数は、1個でもよいが、2個以上が好ましく、2～3個が特に好ましい。

【0019】

基材シート1の表面に電子回路2の回路線3、実装パッド4、パッド間隙7、幅広部8、半導体実装ペースト誘導路9及び合せマーク11を形成するには、例えば、金属箔を接着剤層で基材シート1に貼り合わせ、金属箔をエッチング処理して、電子回路2の回路線3、実装パッド4、パッド間隙7、幅広部8、半導体実装ペースト誘導路9及び合せマーク11を形成する方法等が挙げられる。エッ

チング処理は、通常のエッチング処理と同様な処理により行うことができる。また、基材シート1の表面への電子回路2の回路線3及び実装パッド4の形成は、導電性ペーストを、印刷、塗布などの手段により電子回路2の回路線3及び実装パッド4の形状に付着させることによっても行うことができる。

【0020】

基材シート1と接着剤層との接着力を増すために、基材シート1の表面を表面処理してもよい。表面処理方法としては、例えば、コロナ放電処理、化学処理、樹脂コーティング等が挙げられる。

接着剤層に使用される接着剤としては、熱溶融型接着剤、熱可塑性接着剤、感圧型接着剤、熱硬化型接着剤など種々の接着剤が挙げられる。接着剤の種類としては、例えば、天然ゴム系接着剤、合成ゴム系接着剤、アクリル樹脂系接着剤、ポリエステル樹脂系接着剤、ポリビニルエーテル樹脂系接着剤、ウレタン樹脂系接着剤、シリコン樹脂系接着剤などが挙げられる。

【0021】

アクリル樹脂系接着剤の具体例としては、アクリル酸、アクリル酸メチル、アクリル酸エチル、アクリル酸プロピル、アクリル酸ブチル、アクリル酸-2-エチルヘキシル、メタクリル酸メチル、メタクリル酸エチル、メタクリル酸ブチル、アクリロニトリルなどの単独重合体もしくは共重合体などが挙げられる。ポリエステル樹脂系接着剤は、熱可塑性ポリエステル樹脂系接着剤、熱硬化性ポリエステル樹脂系接着剤などが挙げられる。ポリビニルエーテル樹脂系接着剤の具体例としては、ポリビニルエーテル、ポリビニルイソブチルエーテルなどが挙げられる。シリコン樹脂系接着剤の具体例としては、ジメチルポリシロキサンなどが挙げられる。これらの接着剤は、1種単独でまたは2種以上を組み合わせる用いることができる。

これらの接着剤のうち、ポリエステル樹脂系接着剤が好ましい。

【0022】

また、上記接着剤層には、必要に応じて接着付与剤、可塑剤、軟化剤、老化防止剤、填料、染料又は顔料などの着色剤などを配合することができる。

接着剤層の厚みは、特に制限ないが、通常1～100 μ mであればよく、好ま

しくは $3 \sim 50 \mu\text{m}$ である。

基材シート上に接着剤層を設ける方法としては、特に制限はなく、種々の方法を用いることができ、例えば、エアナイフコーター、ブレードコーター、バーコーター、グラビアコーター、ロールコーター、カーテンコーター、ダイコーター、ナイフコーター、スクリーンコーター、マイヤバーコーター、キスコーターなどにより塗布、乾燥する方法が挙げられる。

【0023】

フリップチップ実装用基板の2つの実装パッド4へのICチップの実装は、半導体実装ペーストを、フリップチップ実装用基板の幅広部8に塗布し、ICチップ電極部に金線を用いてワイヤバンプを設け、必要に応じて合せマーク11でICチップの位置決めをし、ICチップを熱圧着する方法が挙げられる。ICチップの実装位置12を、図2に示している。

熱圧着の条件としては、通常 $100 \sim 300^\circ\text{C}$ 、 $100 \sim 400 \text{ g f}$ 、1秒～1分が挙げられる。

なお、ICチップの厚みは、用途に応じて適宜選定すればよいが、通常 $50 \sim 400 \mu\text{m}$ のものが用いられる。

半導体実装ペーストには、異方性導電ペースト、非導電ペーストを使用することができる。

【0024】

【実施例】

次に、本発明を実施例により具体的に説明する。ただし、本発明は、これらの例によって、何ら限定されるものではない。

【0025】

(実施例1)

基材シート1としての、ポリエチレンテレフタレートフィルム（横 400 mm 、縦 400 mm 、厚さ $50 \mu\text{m}$ ）の片側の表面に、ポリエステル系の熱可塑性接着剤（東洋紡績（株）製、商品名「バイロン30SS」）をグラビアコーターで乾燥して厚さ $5 \mu\text{m}$ になるように塗布して接着剤層を積層した。さらに、この接着剤層の表面に $35 \mu\text{m}$ 厚の電解銅箔を 100°C のヒートシールロールにて加熱

圧着した。次に、前記電解銅箔の表面に、図1のように、最外輪の長さが縦16 mm、横47 mmの13重の渦巻き四角形状回路線3（アンテナ）状及び2つの実装パッド4状が形成されるように、スクリーン印刷法により、エッチングレジストインクを印刷（線幅：0.2 mm）した。これを塩化第二鉄溶液にてエッチング処理を行い、円形状回路線3、2つの実装パッド4以外の部分を除去した。この後、アルカリ水溶液にてエッチングレジストインクを除去し、図1と同じ電子回路2（回路線の線幅：0.2 mm）、実装パッド4（厚さ35 μ m）、パッド間隙7（幅200 μ m）、幅広部8（大きさICチップの実装面の面積の37%（直径1 mmの略円形））、半導体実装ペースト誘導路9（深さ35 μ m、幅200 μ m、ICチップの外周より直線距離で200 μ m外側に延出）及び合せマーク11を形成した。

【0026】

次に、電子回路（アンテナ）3の最内輪の回路線3と実装パッド4を導通させるために、それらの間を紫外線硬化型インクをスクリーン印刷法により図1に示すように略四角形平面状に印刷後、紫外線を照射して硬化させ、その紫外線硬化型インクの硬化物から成る絶縁層5（長さ約7 mm、幅5 mm、厚み20 μ m）を形成し、その絶縁層5の表面に銀ペースト（銀粒子の平均粒径：5 μ m、銀粒子の含有量：65質量%、バインダー：熱硬化型ポリエステル樹脂）をスクリーン印刷法により幅広線状に印刷し、110℃で乾燥させ、ジャンパ配線部6（長さ10 mm、幅1 mm、厚み23 μ m）を形成し、複数のフリップチップ実装用基板を得た。

【0027】

次いで、フリップチップ実装機（九州松下（株）製、商品名「FB30T-M」）を用いて、半導体実装ペースト（京セラケミカル社製、商品名「TAP0402E」）を、フリップチップ実装用基板の幅広部8に塗布し、ICチップ（フィリップス社製、商品名「I・CODE」、縦1.45 mm、横1.45 mm、厚さ150 μ m）電極部に金線を用いてワイヤバンプを設け、このICチップを220℃、200 g f、7秒の条件にて熱圧着して、実装パッド4に、フリップチップ実装して連結し、ICチップの外周にフィレットが形成されたICチップ

実装済み基板を 20 枚作成した。フィレットは、ICチップの外周に均一に形成されており、基材シート 1 の裏側からボイドを観察したところ、ボイドはなかった。

【0028】

上記 ICチップ実装済み基板 20 枚を、電子回路評価キット（フィリップス社製、商品名「I・CODE 評価キット SLEV400」）により、電子回路としての動作を確認した後、環境確認試験器（エスペック（株）社製、商品名「SH-241 型小型環境試験器」）に、60℃、90%RH の加熱加湿条件で 1000 時間入れた。加熱加湿後の電子回路を室温で 24 時間放置した後、再度電子回路としての動作を確認したところ、ICチップ実装済み基板 20 枚中、動作不良となった電子回路は、皆無であった。

【0029】

（実施例 2）

図 3 に示す幅広部 8 に、電解銅箔の薄膜層 10（直径 0.7mm の円形、ICチップの実装面の面積の 18%）をエッチングにより設けた以外は、実施例 1 と同様にして、フリップチップ実装用基板を作成した。

次に、実施例 1 と同様にして、ICチップ実装済み基板を 20 枚作成した。ICチップの周辺での半導体実装ペーストのはみ出し方が、実施例 1 よりも、均一であった。

さらに、実施例 1 と同様にして、ICチップ実装済み基板 20 枚の電子回路評価を行った。フィレットは、ICチップの外周に均一に形成されており、基材シート 1 の裏側からボイドを観察したところ、ボイドはなかった。また、電子回路の評価結果は、ICチップ実装済み基板 20 枚中、動作不良となった電子回路は、皆無であった。

【0030】

（比較例 1）

実施例 1 と同様にして、図 4 に示す半導体実装ペースト誘導路 9 を持たない実装パッド 4 を用いた回路を有するフリップチップ実装用基板を作成した。

次に、実施例 1 と同様にして、ICチップ実装済み基板を作成した。

さらに、実施例 1 と同様にして、I C チップ実装済み基板 20 枚の電子回路評価を行った。基材シート 1 の裏側からボイドを観察したところ、ボイドが見られた。評価結果は、I C チップ実装済み基板 20 枚中、動作不良となった電子回路は、10 個であった。

【0031】

【発明の効果】

本発明のフリップチップ実装用基板は、フリップチップ実装用基板に I C チップをフリップチップ実装する際、半導体実装ペースト中に発生するボイドを低減することができ、接触不良、動作不良や、I C チップ割れを防止することができる。

【図面の簡単な説明】

【図 1】 本発明のフリップチップ実装用基板の一例を示す平面図である。

【図 2】 本発明のフリップチップ実装用基板の一例の実装パッドの部分拡大平面図である。

【図 3】 本発明のフリップチップ実装用基板の他の一例の実装パッドの部分拡大平面図である。

【図 4】 従来のフリップチップ実装用基板の一例の平面図である。

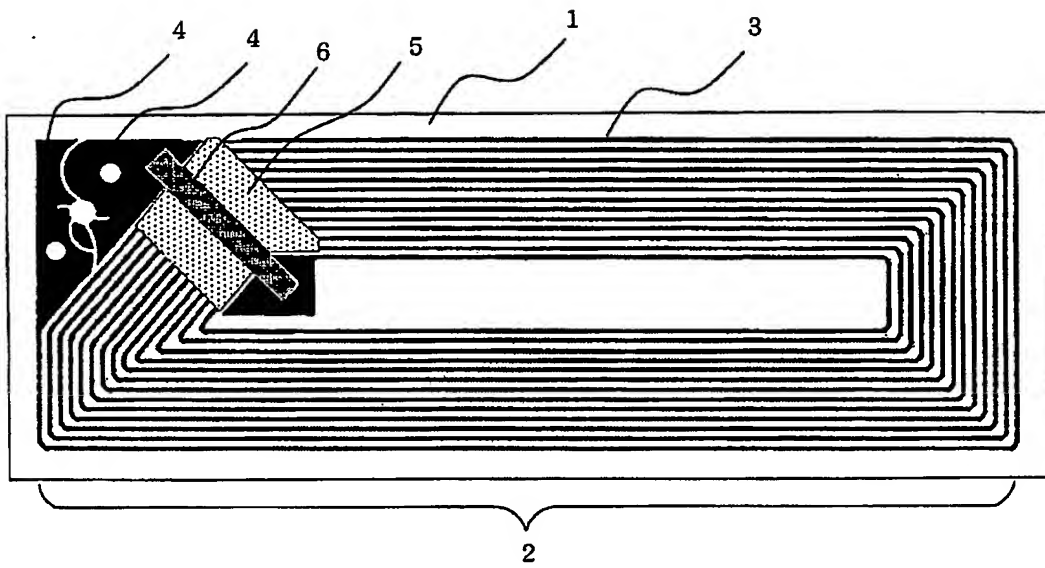
【符号の説明】

- 1 基材シート
- 2 電子回路
- 3 回路線
- 4 実装パッド
- 5 絶縁層
- 6 ジャンパ配線部
- 7 パッド間隙
- 8 幅広部
- 9 半導体実装ペースト誘導路
- 10 薄膜層
- 11 合せマーク

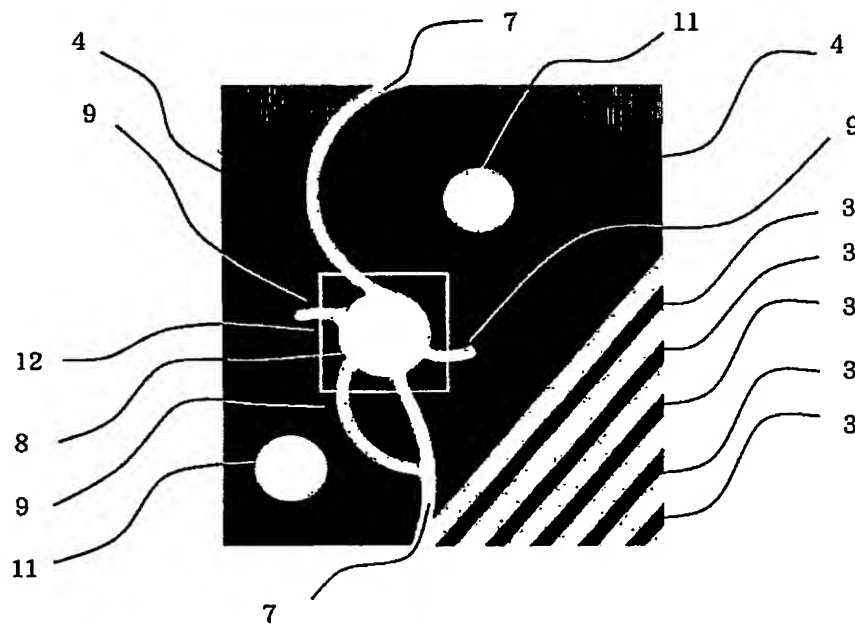
1 2 I C チップの実装位置

【書類名】 図面

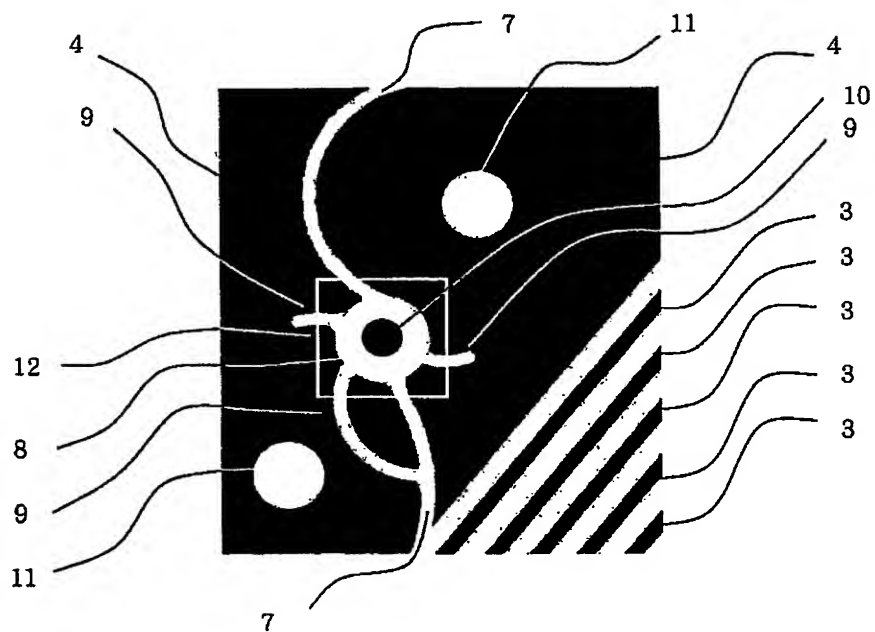
【図 1】



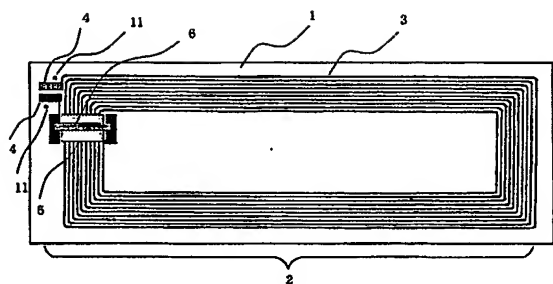
【図 2】



【図 3】



【図 4】



【書類名】 要約書

【要約】

【課題】 フリップチップ実装用基板に ICチップをフリップチップ実装する際、半導体実装ペースト中に発生するボイドを低減することができるフリップチップ実装用基板を提供する。

【解決手段】 基材シート的一方の表面に、回路線及び該回路線の両末端に接続する2つの実装パッドからなる電子回路が設けられ、2つの実装パッドがパッド間隙を隔てて対向しており、その実装パッドに半導体実装ペースト誘導路が1以上設けられているフリップチップ実装用基板とする。

【選択図】 図1

認定・付加情報

特許出願の番号	特願 2003-206098
受付番号	50301298864
書類名	特許願
担当官	第四担当上席 0093
作成日	平成15年 8月 6日

<認定情報・付加情報>

【提出日】	平成15年 8月 5日
-------	-------------

特願 2 0 0 3 - 2 0 6 0 9 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 0 2 9 8 0]

1. 変更年月日

1 9 9 0 年 8 月 1 3 日

[変更理由]

新規登録

住 所

東京都板橋区本町 2 3 番 2 3 号

氏 名

リンテック株式会社